**3.4.5. Підключення програмованого зв’язувального адаптера** **К580ВВ51**

В мікропроцесорних системах передача даних між функціональними пристроями здійснюється через системну магістраль. Дані передаються байтами в паралельному форматі. Передача даних в зовнішніх каналах зв’язку відбувається у вигляді послідовного потоку розрядів – в послідовному форматі. Для організації послідовних каналів зв’язку у МПС застосовуються додаткові пристрої – адаптери. Адаптери перетворюють дані, які знімаються з ШД з паралельного формату у послідовний формат, що *придатний для передачі в відповідний канал зв’язку; а дані в* послідовному форматі, що приймаються з каналу зв’язку, перетворює в паралельний формат, придатну для прийому в МПС.

Програмовані зв’язувальні адаптери ПЗА є універсальними приймачами/передавачами, призначеними для роботи в ланцюгах послідовного синхронного/асинхронного обміну.

Програмований зв’язувальний адаптер реалізований у вигляді ІС К580ВВ51(закордонний аналог ІС 8251, та удосконалена ІС 8251А), умовне графічне позначення якого зображене на рис. 3.22.

Виготовляється ІС за *n*-МОП технології, входи/виходи сумісні з ТТЛ ІС.

Основні призначення виходів мікросхеми К580ВВ51:

|  |  |  |
| --- | --- | --- |
| *D*7 – *D*0 | – | сигнали шини даних; |
| *RESET* | – | сигнал установки початкового стану, очікування УСРР; |
| *CLK* | – | сигнал синхронізації; |
|  | – | управління/дані, адресний розряд *А*0 (див. табл. 3.5):  0 – читання/запис даних, 1 – читання/запис управляючих слів або слова стану; |
|  | – | читання; |
|  | – | запис; |
|  | – | вибір мікросхеми, сигнал з дешифратора адресних розрядів А[7..1]; |
|  | – | вихідні послідовні дані передавача; |
|  | – | тактовий сигнал передавача, частота якого визначає швидкість передачі за послідовним каналом зв’язку (біт/сек); |
|  | – | готовність передавача, вказує МК48 на готовність буфера передавача прийнять байт даних для передачі у послідовний канал зв’язку; |
|  | – | завершення передачі ():  1– відсутність у буфері даних передавача чергового символу для передачі за послідовним каналом зв’язку; 0 – отримання символу від МК48 при умові дозволу на передачу; |
|  | – | вхідні послідовні дані приймача; |
|  | – | тактовий сигнал приймача, частота якого визначає швидкість передачі за послідовним каналом зв’язку (біт/сек) (зазвичай використовується один і той самий генератор тактових імпульсів для приймача і передавача, так що =); |
|  | – | готовність приймача; |
| *SYNDET* | – | *SYNDET* /*BRKDET* (виявлення синхронізації/ виявлення паузи):  в синхронному режимі прийому є вихідним сигналом (*SYNDET*) під час завдання режиму внутрішньої синхронізації, є вхідним сигналом (*SYNDET*) під час завдання режиму зовнішньої синхронізації;  в асинхронному режимі прийому (*BRKDET*) є вихідним сигналом; |
| *GND* | – | загальний; |
| *Vcc* | – | напруга живлення +5В; |
|  | – | запит готовності передавача термінала (= 0), вихідний сигнал до модему застосовується для запиту його готовності передавати дані у ПЗА; |
|  | – | готовність передавача термінала ( = 0), вхідний сигнал, що поступає від модему у відповідь на сигнал , вказує на готовність модему передати дані у ПЗА; |
|  | – | запит готовності приймача термінала ( = 0); вихідний сигнал до модему застосовується для запиту його готовності прийняти дані від ПЗА; |
|  | – | готовність приймача термінала, вхідний сигнал, що поступає від модему у відповідь на сигнал , застосовується для дозвілу передачі даних від  у ПЗА у модем; |



Рис. 3.22. Умовне графічне зображення програмованого зв’язувального адаптера К580ВВ51

Структурна схема ПЗА К580ВВ51 показана на рис.3.23.

До складу ПЗА входять:

* *буфер (приймач/передавач) шини даних* (ШД), що є восьмирозрядним регістром з трьома станами й використовується для обміну даними та управляючими словами;
* *блок управління записом/читанням*, що містить восьмирозрядні регістри: регістр управляючого слова режиму роботи (УСРР), регістр управляючого слова команди (УСК) та регістр управляючого слова статусу (УСС); блок записом/читанням приймає сигнали від МК48 та генерує внутрішні управляючи сигнали;
* *буфер передавача* (перетворення ), який призначено для приймання символів у паралельному форматі *Р* (*Parallel*) від МК48 та видачі послідовного потоку розрядів *S* (*Serial*)на вихід *TD*; буфер передавача (рис. 3.24) містить регістр вводу даних від МК48 та регістр зсуву *PI*/*SO* (*Parallel Input*/*Serial Output*), який перетворює дані з паралельного формату на послідовний;
* *схема управління передавачем*, застосовується для управляння передачею;
* *буфер приймача* (перетворення ), який виконує прийом послідовного потоку даних з входу *R**D* та передачу їх в МК48 в паралельному форматі; буфер приймача (рис. 3.24) містить регістр виводу даних в МК48 та регістр зсуву *SO*/*PI* (*Serial Output*/*Parallel Input*), який перетворює дані з послідовного формату на паралельний;
* *схема управління приймачем* застосовується для управління передачею, автоматично фіксує виявлені помилки парності, переповнення, кадру в управляючому слові стану;
* *схема управління модемом* (модулятор/демодулятор), що обробляє управляючи сигнали, призначені для зовнішнього пристрою.

***Схема управління модемом***

Сигнали управління модемом застосовуються для квитирування передачі послідовних даних між ПЗА та модемом. Квитирування – сигнал зворотного зв’язку, який призначений для інформування передавача про закінчення роботи приймача. Після чого передавач завершує операцію обміну та готовий до наступної передачі даних.

Устаткування, що приймає участь у передачі даних за послідовними калами зв’язку поділяють на два типи: термінальне устаткування – комп’ютери принтери, сканери і таке інше та зв’язувальне. Адаптер ПЗА входить до класу термінального устаткування. Типовим прикладом зв’язувального устаткування є модем, що з’єднує, наприклад, комп’ютер та телефонну лінію. Під час передачі даних за послідовними лініями зв’язку на обох кінцях лінії працюють модеми, що перетворюють цифрові сигнали на аналогові із застосуванням того чи іншого способу модуляції, під час прийому відбувається зворотне перетворювання – демодуляція.

Структурна схема дуплексного каналу зв’язку зображена на рис. 3.25. Для управлiння прийомом та передачею даних між ПЗА та модемом призначені пари сигналів ,  та , .

|  |  |
| --- | --- |
|  |  |
| Рис. 3.23. Структурна схема програмованого зв’язувального адаптера К580ВВ51 | Рис. 3.24. Структурна схема буферів передавача та приймача |



Рис. 3.25. Структурна дуплексного схема каналу зв’язку

***Управління даними та режимами роботи ПЗА***

Через буфер шини даних за сигналом запису  МК48 записує у блок управління записом/читанням ПЗА дані або управляючі слова режиму роботи та команди (УСРР та УСК). За сигналом читання  МК48 зчитує з блоку управління записом/читанням ПЗА дані або управляюче слово стану(УСС).

Сигнал на вході  вказує на тип інформації, що він приймає: управляюче слово, якщо , дані, якщо . Будь які операції обміну даними можливі тільки в тому випадку, якщо на вході вибору мікросхеми  встановлений нульовий сигнал.

Основні режими роботі ПЗА приводяться в табл. 3.3. Основні сигнали управління (,,,) подаються на схему управління читанням/записом від МК48 та визначають тип оброблюваної інформації та напрямок передачі. Режими роботи ПЗА задається програмним шляхом після завантаження в нього управляючих слів УСРР та УСК з МК48.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| *Таблиця 3.3.* Основні режими роботи програмованого зв’язувального адаптера К580ВВ51 | | | | |
| Вхідні сигнали | | | | Операція (тип інформації) |
|  |  |  |  |
| 0 | 0 | 1 | 0 | ПЗА→ШД (ввід даних) |
| 0 | 1 | 0 | 0 | ШД→ПЗА (вивід даних) |
| 1 | 0 | 1 | 0 | ПЗА→ШД (читання УСС) |
| 1 | 1 | 0 | 0 | ШД→ПЗА (запис УСРР) |
| \* | 1 | 1 | 0 | Немає операції (ШД у *Z*-стані) |
| \* | \* | \* | 1 | Немає операції (ШД у *Z*-стані) |

Таким чином, програмований зв’язувальний адаптер оперує з управляючими словами наступних типів:

* управляюче слово режиму роботи;
* управляюче слово команди;
* управляюче слово стану.

*Управляюче слово режиму роботи* задає синхронний або асинхронний режим роботи, формат даних, швидкість прийому або передачі, необхідність контролю. Дані в регістр УСРР заносяться одразу після установки ПЗА в початковий стан програмно або за сигналом «*RESET*» та замінюються тільки під час зміни режиму.

*Управляюче слово команди* здійснює управління встановленим режимом обміну та може багаторазово змінюватись в процесі обміну даними під час управління його етапами.

В *управляючому слові стану* під час прийому даних за каналом зв’язку ПЗА фіксує виявлені помилки парності, переповнення, кадру.

В *асинхронному режимі* обмін даними відбувається із заздалегідь визначеною швидкістю. Приймач повинен бути узгоджений з передавачем за всіма параметрами формату сигналу, що передається, в тому числі і за часом передачі одного символу. В асинхронному режимі не вимагається сигнал зворотного зв’язку (квитирування), який призначений для інформування передавача про закінчення роботи приймача.

*Синхронний режим* характеризується наявністю зворотного зв’язку приймача з передавачем, за яким передавач завершує операцію обміну та готовий до наступної передачі даних.

Під час асинхронного режиму управляюче слово команди завантажується одразу після управляючого слова режиму роботи, а під час синхронного режиму, перед УСК розташовуються один або два символи синхронізації.

В асинхронному режимі роботи формат кадра даних що передається за послідовними каналами зв’язку включає нульовий старт-біт, біти даних, контрольний біт та стоп-біти (рис. 3.26).

Високий рівень напруги називається пропуском, низький – маркером. Кадр розпочинається з передачі старт-біта (пропуску), далі передаються розряди даних, розпочинаючи з молодшого розряду, біт паритету *Р* (контрольний розряд для визначення помилки за допомогою контролю на парність, або непарність) та один, півтора або два стоп-біта (маркери). управляюче слово режиму роботи задає кількість бітів даних, кількість стоп-бітів, наявність біта контролю, та режим контролю.



Рис. 3.26. Формат кадра даних під час асинхронної передача даних

Прийом кадру даних закінчується значенням стоп-біта. Якщо зчитаний пропуск (0) то в УСС фіксується *помилка кадру*. Якщо визначений маркер (1), приймач перетворює прийнятий послідовний код символу у паралельний і інформує МК48 про готовність даних. Якщо черговий прийнятий ПЗА з каналу зв’язку символ, не буде вчасно прочитаний МК48, він заміщується новим прийнятим символом і фіксується *помилка переповнювання*. Приймач здійснює перевірку прийнятого символу на парність або непарність. *Помилка паритету* також фіксується у УСС. Слід зазначити, що виявлення любої помилки не зупиняє роботу приймача.

***Формат управляючого слова режиму роботи***

Формат УСРР для асинхронного режиму обміну даними зображено на рис. 3.27.

Призначення розрядів управляючого слова режиму роботи для асинхронного режиму обміну даними наступне:

* розряди *D*0, *D*1 () – визначають три різновиди асинхронних режимів, що визначаються коефіцієнтом відношення частоти тактового сигналу передавача  до частоти тактового сигналу приймача (1:1, 1:16 та 1:64);
* розряди *D*3, *D*2 – визначають кількість бітів даних, якщо довжина символу менш ніж вісім бітів, невикористаними будуть старші біти, які під час читання буферу приймача дорівнюватимуть нулю;
* розряди *D*4 – дозвіл або заборона встановлення розряду паритету;
* *D*5 – за умови *D*4 = 1 визначає режим контролю на парність/непарність;
* розряди *D*6, *D*7 – визначають кількість стоп-бітів для передачі.

Передавач автоматично додає до розрядів даних задану кількість старт-бітів, біти паритету (якщо *D*4 = 1) та задану кількість стоп бітів під час формування кадру даних відповідно до рис. 3.26.



Рис. 3.27. Формат управляючого слова режиму роботи для асинхронного режиму

Формат УСРР для синхронного режиму обміну даними зображено на рис. 3.28.

Призначення розрядів управляючого слова режиму роботи для синхронного режиму обміну даними наступне:

* розряди *D*0, *D*1 – () завжди дорівнюють нулю для забезпечення синхронного режиму;
* розряд *D*6 – визначає режим зовнішньої () або внутрішньої () синхронізації;
* розряд *D*7 – визначає використання одного (*D*7 = 1) або двох (*D*7 = 0) символів синхронізації;
* розряди *D*2, *D*3, *D*4, *D*5 – мають теж саме значення, що й для асинхронного режиму.

В асинхронному режимі обміну даними у ПЗА завантажуються тільки регістр УСРР і регістр УСК. В синхронному режимі окрім регістрів УСРР та УСК завантажуються один або два символи синхронізації.



Рис. 3.28. Формат управляючого слова режиму роботи для синхронного режиму

***Формат управляючого слова команди***

Управляюче слово команди подається після програмування режиму роботи та запису в регістри приймача синхросимволів при синхронному режимі роботи. Формат управляючого слова команди зображений на рис.3.29.



Рис. 3.29. Формат управляючого слова команди

Призначення розрядів управляючого слова команди наступне:

* розряд *D*0 – дозвіл передачі даних;
* розряд *D*1 = *DTR* – завдання значення сигналу запиту готовності даних терміналу, якщо *D*1 = 1;
* розряд *D*2 – дозвіл прийому;
* розряд *D*3 – завдання нормального режиму асинхронної передачі (*D*3 = 0) або паузи (*D*3 = 1) під час відсутності даних для передачі, вихід передавача  встановлюється під час цього у стан 0;
* розряд *D*4 – скидання ознак помилок в управляючому слові стану;
* розряд *D*5 – стан входу *RTS*, завдання значення сигналу запиту передачі даних, якщо *D*5 = 1;
* розряд *D*6 – внутрішнє скидання ПЗА для переводу його в режим очікування управляючого слова режиму роботи;
* розряди *D*7 – дозвіл пошуку синхросимволів.

***Формат управляючого слова статусу.***

Формат управляючого слова стану приводиться на рис. 3.30.



Рис. 3.30. Формат управляючого слова статусу

Призначення розрядів управляючого слова команди наступне:

* розряд *D*0 =  – на відмінність від виходу  значення даного сигналу не переводиться в ноль сигналом  і значенням розряду *D*0 УСРР;
* розряд *D*1 – стан виходу ;
* розряд *D*2 – стан виходу ;
* розряд *D*3 – помилка паритету;
* розряд *D*4 – помилка переповнення;
* розряд *D*5 – помилка кадру (застосовується тільки для асинхронного режиму);
* розряд *D*6 – стан виходу *SYNDET*/*BRKDET*;
* розряди *D*7 = *DTR* – стан виходу (дані для терміналу підготовлені).

Широкі можливості використання адаптеру, які надаються форматом слова УСРР, обумовлюють використання ПЗА в мікропроцесорних системах різної складності і з різноманітними характеристиками інтерфейсу. Під час асинхронних передач є можливість виключити символи синхронізації, що дозволяє прикладній програмі малої мікропроцесорної системи використовувати переваги більш складної організації інтерфейсу і в той же час не бути обтяжливою непотрібним вантажем надлишкових команд.

Структурна схема підключення програмованого зв’язуючого адаптера КР580ВВ51 до мікроконтролера МК48 приведена на рис. 3.31. Представлена мікропроцесорна система складається з зовнішньої пам’яті даних, програмованого зв’язуючого адаптера, регістру адреси, дешифратора для вибору однієї з сторінок ЗПД. Оскільки адресний простір має об’єм більш ніж 256 Кб реалізується сторінкова організація ЗПД. На структурній схемі рис. 3.31 показаний спосіб підключення до МК48 *n* сторінок зовнішньої пам’яті даних з використанням *k* виходів порту *Р*1 (де ) і дешифратора *DC*.

Адреси портів ПЗА входять у загальний адресний простір зовнішньої пам’яті даних. Для уникнення перетину адрес загального адресного простору ЗПД та ПЗА можна застосовувати селектор адреси СА (аналогічно, як на схемі рис. 3.21).

Доступ до портів під час запису та читання здійснюється за застосування команд MOVX A,@Rr; MOVX @Rr,A (де, *r*= 1, 0).

Під час звернення до адрес у межах однієї сторінки ЗПД використовується одна команда MOVX. Переключення між сторінками потребує застосування додаткових команд.

В більшості випадків при підключенні до МК48 інтегральних схем адаптерів можна обійтись без додаткового устаткування (регістрів, дешифраторів і таке інше. Способи безпосереднього поєднання виходів МК48 з адаптерами КР580ВВ55 та КР580ВВ51 зображені на рис. 3.32.

На схемі, зображеній на рис. 3.32, *а* мається на увазі, що ЗПД складається тільки з регістрів ІС КР580ВВ55. Адреси регістрів задаються двома розрядами порту *Р*1, тобто вміст регістрів *R*0 та *R*1 вибраного банку регістрів впливає на виконання команди MOVX.

Спосіб підключення КР580ВВ51 потребує декількох команд вводу-виводу для звернення до регістрів, однак система в цьому випадку містить зовнішню пам'ять даних та інше обладнання, пов’язане з шиною *BUS.*



Рис. 3.31. Структурна схема підключення програмованого зв’язуючого адаптера КР580ВВ51 до мікроконтролера МК48



*а б*

Рис. 3.32. Схеми підключення адаптерів до МК48: *а* – підключення інтегральної схеми МК580ВВ55; *б* – підключення інтегральної схеми МК580ВВ51